

Минобрнауки России
**ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ
ВЫСШЕГО ОБРАЗОВАНИЯ
«ВОРОНЕЖСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ»
(ФГБОУ ВО «ВГУ»)**



УТВЕРЖДАЮ
Заведующий кафедрой
Борисов Дмитрий Николаевич
Кафедра информационных систем

21.04.2021

РАБОЧАЯ ПРОГРАММА УЧЕБНОЙ ДИСЦИПЛИНЫ

Б1.О.22 Архитектура вычислительных систем

1. Код и наименование направления подготовки/специальности:

09.03.04 Программная инженерия

2. Профиль подготовки/специализация:

Информационные системы и сетевые технологии

3. Квалификация (степень) выпускника:

Бакалавриат

4. Форма обучения:

Очная

5. Кафедра, отвечающая за реализацию дисциплины:

Кафедра информационных систем

6. Составители программы:

ФИО	Толстобров Александр Павлович
Ученая степень	кандидат технических наук
Ученое звание	доцент
E-Mail	tap@main.vsu.ru
Факультет	Факультет компьютерных наук
Кафедра	Кафедра информационных систем

7. Рекомендована:

Протокол НМС ФКН № 5 от 10.03.2021 г.

8. Учебный год:

2021-2022

9. Цели и задачи учебной дисциплины:

Целью дисциплины является овладение студентами компетенциями, связанными с фундаментальными принципами организации и архитектуры компьютерных систем, путями и перспективой развития ЭВМ и повышения их производительности.

10. Место учебной дисциплины в структуре ООП:

Дисциплина относится к базовой части ООП.

Для успешного освоения необходимо предварительное изучение следующих дисциплин: теоретические основы информатики, введение в программирование.

Дисциплина является предшествующей для следующих дисциплин: дискретная математика, методы вычислений, управление данными, инфокоммуникационные системы и сети.

11. Планируемые результаты обучения по дисциплине/модулю (знания, умения, навыки), соотнесенные с планируемыми результатами освоения образовательной программы (компетенциями выпускников) и индикаторами их достижения:

Код и название компетенции	Код и название индикатора компетенции	Знания, умения, навыки
ОПК-1 Способен применять естественнонаучные и общеинженерные знания, методы математического анализа и моделирования, теоретического и экспериментального исследования в профессиональной деятельности;	ОПК-1.1 Знает основы математики, физики, вычислительной техники и программирования.	знает: <ul style="list-style-type: none"> • основы дискретной математики, • фундаментальные принципы фоннеймановской архитектуры ЭВМ; • основы программирования на машинно ориентированном языке; • принципы обмена информацией с внешними устройствами и управления памятью ЭВМ; • фундаментальные принципы повышения производительности ЭВМ.
ОПК-1 Способен применять естественнонаучные и общеинженерные знания, методы математического анализа и моделирования, теоретического и экспериментального исследования в профессиональной деятельности;	ОПК-1.2 Умеет решать стандартные профессиональные задачи с применением естественнонаучных и общеинженерных знаний, методов математического анализа и моделирования.	умеет: <ul style="list-style-type: none"> • объяснять основополагающие принципы создания и развития архитектуры компьютерных систем; • выбирать и оценивать способы реализации компьютерных систем и устройств (программно-, аппаратно- или программно-аппаратно-) для решения поставленной задачи.
ОПК-1 Способен применять естественнонаучные и общеинженерные знания, методы математического анализа и моделирования, теоретического и экспериментального исследования в профессиональной деятельности;	ОПК-1.3 Имеет навыки теоретического и экспериментального исследования объектов профессиональной деятельности.	Имеет навыки решения задач профессиональной деятельности и исследования цифровых компьютерных систем на уровне архитектуры ЭВМ и внешних устройств

12. Объем дисциплины в зачетных единицах/час:

4/144

Форма промежуточной аттестации:

Экзамен

13. Трудоемкость по видам учебной работы

Вид учебной работы	Семестр 2	Всего
Аудиторные занятия	64	64
Лекционные занятия	32	32
Практические занятия	16	16
Лабораторные занятия	16	16
Самостоятельная работа	44	44

Вид учебной работы	Семестр 2	Всего
Курсовая работа		0
Промежуточная аттестация	36	36
Часы на контроль	36	36
Всего	144	144

13.1. Содержание дисциплины

п/п	Наименование раздела дисциплины	Содержание раздела дисциплины	Реализация раздела дисциплины с помощью онлайн-курса, ЭУМК
		Лекционные занятия	
1	Введение	Основные характеристики ЭВМ, области применения ЭВМ различных классов. Принципы фоннеймановской архитектуры ЭВМ.	Тема 1 электронного курса https://edu.vsu.ru/course/view.php?id=3
2	Принципы построения цифровых устройств	Представление информации в ЭВМ. Логические операции над двоичными числами. Булева алгебра. Компьютерная арифметика. Цифровая логика и цифровые системы. Принципы построения устройств для осуществления логических и арифметических операций.	Темы 2 и 3 электронного курса https://edu.vsu.ru/course/view.php?id=3
3	Элементы памяти ЭВМ	Элементы памяти ЭВМ, триггеры, запоминающие регистры. Организация запоминающего устройства с произвольной выборкой.	Тема 4 электронного курса https://edu.vsu.ru/course/view.php?id=3
4	Базовая структура вычислительной системы	Процессор, его структура, назначение и принципы действия входящих в него элементов: АЛУ, устройство управления, регистры, регистр-счетчик команд, регистр состояния. ; выборка, дешифрация и выполнение команд). Оперативное запоминающее устройство. Магистрالی (шины) передачи данных между компонентами ЭВМ.	Тема 5 электронного курса https://edu.vsu.ru/course/view.php?id=3
5	Система команд ЭВМ и адресация операндов	Понятие о системе команд процессора, типы команд, проблемы организации системы команд и их кодирования, форматы команд, методы адресации операндов, адресация с использованием регистра-счетчика команд, команды управления программой (безусловный и условные переходы). Простейший цикл выполнения команды компьютера на примере команды сложения двух операндов.	Темы 6 и 7 электронного курса https://edu.vsu.ru/course/view.php?id=3
6	Стек. Команды управления программой. Безусловные и условные переходы	Организация стека в оперативной памяти компьютера. Команды безусловного и условных переходов	Тема 8 и 9 электронного курса https://edu.vsu.ru/course/view.php?id=3

п/п	Наименование раздела дисциплины	Содержание раздела дисциплины	Реализация раздела дисциплины с помощью онлайн-курса, ЭУМК
7	Подпрограммы.	Принцип действия подпрограмм. Вызов подпрограммы и возврат из подпрограммы. Вложенные подпрограммы. Использование стека для реализации механизма подпрограмм. Команды – Вызов подпрограммы и возврат из подпрограммы.	Тема 10 электронного курса https://edu.vsu.ru/course/view.php?id=3
8	ЭВМ с расширенным и сокращенным набором команд.	Основные понятия о RISC и CISC-архитектурах. История их появления и разделения. Особенности использования, преимущественные области их использования в современных ЭВМ.	Тема 11 электронного курса https://edu.vsu.ru/course/view.php?id=3
9	Внешние устройства ЭВМ. Проблемы и общие принципы организации ввода-вывода информации.	Виды, назначение, особенности использования внешних устройств. Устройства отображения информации, внешние запоминающие устройства. Формулирование общих проблем организации ввода-вывода информации в ЭВМ. Понятие об интерфейсе внешнего устройства. Принципы организации ввода-вывода. Основные способы организации ввода-вывода: по опросу готовности внешнего устройства, обмен в режиме прерывания, прямой доступ к памяти.	Тема 12 электронного курса https://edu.vsu.ru/course/view.php?id=3
10	Управление памятью ЭВМ	Необходимость управления памятью и расширения адресного пространства ЭВМ. Физическое и виртуальное адресные пространства. Страничная организация памяти. Управление памятью и распределением адресного пространства при использовании многозадачного режима работы компьютера. Согласование пропускных способностей процессора и памяти, буферизация. Кэш-память.	Тема 13 электронного курса https://edu.vsu.ru/course/view.php?id=3
11	Развитие архитектуры ЭВМ. Архитектурные пути повышения производительности ЭВМ.	Пути повышения производительности ЭВМ. Архитектурные пути повышения производительности компьютера, основанные на распараллеливании и конвейеризации операций. Классификация параллельных вычислительных систем. Матричные, ассоциативные, конвейерные и потоковые вычислительные системы. Симметричная многопроцессорная архитектура. Параллельные компьютерные кластеры. Современные высокопроизводительные супер-ЭВМ.	Тема 14 электронного курса https://edu.vsu.ru/course/view.php?id=3
12	Принципы построения цифровых устройств	Логические операции над двоичными числами. Булева алгебра. Компьютерная арифметика. Построение устройств для осуществления логических и арифметических операций.	Темы 1, 2, 3 и 4 электронного курса https://edu.vsu.ru/course/view.php?id=3
13	Базовая структура вычислительной системы	Назначение и принципы действия входящих в процессор элементов. Оперативное запоминающее устройство. Магистраль (шины) передачи данных между компонентами ЭВМ.	Тема 5 электронного курса https://edu.vsu.ru/course/view.php?id=3

п/п	Наименование раздела дисциплины	Содержание раздела дисциплины	Реализация раздела дисциплины с помощью онлайн-курса, ЭУМК
14	Система команд ЭВМ и адресация операндов	Типы и форматы команд, организация системы команд и их кодирования, методы адресации операндов, адресация с использованием регистра-счетчика команд, команды управления программой (безусловный и условные переходы).	Темы 6 и 7 электронного курса https://edu.vsu.ru/course/view.php?id=3
15	Стек. Команды управления программой. Безусловные и условные переходы	Организация стека в оперативной памяти компьютера. Организация стека в оперативной памяти компьютера. Команды безусловного и условных переходов	Тема 8 и 9 электронного курса https://edu.vsu.ru/course/view.php?id=3
16	Подпрограммы.	Команды – Вызов подпрограммы и Возврат из подпрограммы. Вложенные подпрограммы. Использование стека для реализации механизма подпрограмм.	Тема 10 электронного курса https://edu.vsu.ru/course/view.php?id=3
17	Внешние устройства ЭВМ. Проблемы и общие принципы организации вводавывода информации.	Интерфейсы внешних устройств. Основные способы организации ввода-вывода: по опросу готовности внешнего устройства, обмен в режиме прерывания, прямой доступ к памяти.	Тема 12 электронного курса https://edu.vsu.ru/course/view.php?id=3
		Лабораторные и практические занятия	
18	Практическое изучение архитектуры компьютера на программном эмуляторе учебной ЭВМ. Практическое освоение системы команд ЭВМ, адресация операндов, программирования в машинных кодах	Решение задач по составлению программ в машинных кодах на программном эмуляторе учебной ЭВМ	Раздел "Практика" электронного курса https://edu.vsu.ru/course/view.php?id=3

13.2. Темы (разделы) дисциплины и виды занятий

№ п/п	Наименование темы (раздела)	Лекционные занятия	Практические занятия	Лабораторные занятия	Самостоятельная работа	Всего
1	Введение	1			0	1
2	Принципы построения цифровых устройств	2	1		4	7
3	Элементы памяти ЭВМ	2			2	4

№ п/п	Наименование темы (раздела)	Лекционные занятия	Практические занятия	Лабораторные занятия	Самостоятельная работа	Всего
4	Базовая структура вычислительной системы	2	2	2	4	10
5	Система команд ЭВМ и адресация операндов	6	6	8	10	30
6	Стек. Команды управления программой	2	1		2	5
7	Подпрограммы.	1	2	4	4	11
8	ЭВМ с расширенным и сокращенным набором команд.	2			2	4
9	Внешние устройства ЭВМ. Проблемы и общие принципы организации вводавывода информации.	6	4	2	6	18
10	Управление памятью ЭВМ	4			6	10
11	Развитие архитектуры ЭВМ. Архитектурные пути повышения производительности ЭВМ.	4	0		4	8
		32	16	16	44	108

14. Методические указания для обучающихся по освоению дисциплины

Учебные и методические материалы по дисциплине представлены в электронном курсе <https://edu.vsu.ru/course/view.php?id=3> в образовательном портале «Электронный университет ВГУ» <https://edu.vsu.ru/>.

Для доступа к этим материалам студенты должны быть зарегистрированы в портале <https://edu.vsu.ru/> и записаны на данный учебный курс.

На лабораторных занятиях студенты должны выполнить задачи по программированию в машинных кодах в программном эмуляторе учебной ЭВМ.

Ссылка на скачивание программы эмулятора учебной ЭВМ расположена в электронном курсе <https://edu.vsu.ru/course/view.php?id=3> в образовательном портале «Электронный университет ВГУ» <https://edu.vsu.ru/>.

15. Перечень основной и дополнительной литературы, ресурсов интернет, необходимых для освоения дисциплины

№ п/п	Источник
1	А.П. Толстобров. Архитектура ЭВМ : Учебное пособие для вузов / 2-е изд., испр. и доп. - Москва : Издательство Юрайт, 2020. - 154 с. Гриф УМО <URL: https://urait.ru/book/arhitektura-evm-447416 >.
2	А.П. Толстобров. Архитектура ЭВМ : Учебное пособие / Воронежский государственный университет. - Воронеж : Издательский дом ВГУ, 2017. - 169 с. < https://lib.vsu.ru/zgate?present+7204+default+12+1+F+1.2.840.10003.5.102+rus >, <URL: https://edu.vsu.ru/course/view.php?id=3 >.
3	Догадин Н. Б. Архитектура компьютера : Учебное пособие / Н.Б. Догадин. - Москва : Бином. Лаборатория знаний, 2012. - 272 с. <URL: http://biblioclub.ru/index.php?page=book&id=222842&sr=1 >

б) дополнительная литература:

№ п/п	Источник
1	Коваль А.С. Архитектура ЭВМ и систем : Учебно-методическое пособие для вузов / А.С. Коваль, А.В. Сычев. - Воронеж : ЛОП ВГУ, 2007. — 87 с. <URL: http://www.lib.vsu.ru/elib/texts/method/vsu/may07147.pdf >.
2	Северов, Д.С. Архитектура ЭВМ и язык ассемблера. Лекция 1. Презентация / Д.С. Северов .— Москва : Национальный Открытый Университет «ИНТУИТ», 2014 .— 24 с. — <URL: http://biblioclub.ru/index.php?page=book&id=239277 >. Северов, Д.С. Архитектура ЭВМ и язык ассемблера. Лекция 2. Презентация / Д.С. Северов .— Москва : Национальный Открытый Университет «ИНТУИТ», 2014 .— 19 с. — <URL: http://biblioclub.ru/index.php?page=book&id=239397 >. Северов, Д.С. Архитектура ЭВМ и язык ассемблера. Лекция 3. Презентация / Д.С. Северов .— Москва : Национальный Открытый Университет «ИНТУИТ», 2014 .— 16 с. — <URL: http://biblioclub.ru/index.php?page=book&id=239401 >. Северов, Д.С. Архитектура ЭВМ и язык ассемблера. Лекция 4. Презентация / Д.С. Северов .— Москва : Национальный Открытый Университет «ИНТУИТ», 2014 .— 27 с. — <URL: http://biblioclub.ru/index.php?page=book&id=239402 >. Северов, Д.С. Архитектура ЭВМ и язык ассемблера. Лекция 5. Презентация / Д.С. Северов .— Москва : Национальный Открытый Университет «ИНТУИТ», 2014 .— 20 с. — <URL: http://biblioclub.ru/index.php?page=book&id=239463 >.

№ п/п	Источник
3	Северов, Д.С. Архитектура ЭВМ и язык ассемблера. Лекция 6. Презентация / Д.С. Северов .— Москва : Национальный Открытый Университет «ИНТУИТ», 2014 .— 18 с. — <URL:http://biblioclub.ru/index.php?page=book&id=239471>. Северов, Д.С. Архитектура ЭВМ и язык ассемблера. Лекция 7. Презентация / Д.С. Северов .— Москва : Национальный Открытый Университет «ИНТУИТ», 2014 .— 23 с. — <URL:http://biblioclub.ru/index.php?page=book&id=239472>. Северов, Д.С. Архитектура ЭВМ и язык ассемблера. Лекция 8. Презентация / Д.С. Северов .— Москва : Национальный Открытый Университет «ИНТУИТ», 2014 .— 18 с. — <URL:http://biblioclub.ru/index.php?page=book&id=239473>. Северов, Д.С. Архитектура ЭВМ и язык ассемблера. Лекция 9. Презентация / Д.С. Северов .— Москва : Национальный Открытый Университет «ИНТУИТ», 2014 .— 8 с. — <URL:http://biblioclub.ru/index.php?page=book&id=239474>. Северов, Д.С. Архитектура ЭВМ и язык ассемблера. Лекция 10. Презентация / Д.С. Северов .— Москва : Национальный Открытый Университет «ИНТУИТ», 2014 .— 11 с. — <URL:http://biblioclub.ru/index.php?page=book&id=239475>
4	Архитектура компьютера = Structured computer organization / Э. Таненбаум, Т. Остин ; [пер. с англ. Е. Матвеева] .— 6-е изд. — Санкт-Петербург [и др.] : Питер, 2014 .— 811 с.
5	Гуров, В.В. Архитектура микропроцессоров / В.В. Гуров. — Москва : Интернет-Университет Информационных Технологий, 2010 .— 272 с. <URL:http://biblioclub.ru/index.php?page=book&id=233074>.

в) информационные электронно-образовательные ресурсы:

№ п/п	Источник
1	Электронный учебный курс «Архитектура ЭВМ» https://edu.vsu.ru/course/view.php?id=3 в портале «Электронный университет ВГУ» https://edu.vsu.ru
2	Гуров, В.В. Архитектура микропроцессоров / В.В. Гуров .— Москва : Интернет-Университет Информационных Технологий, 2010 .— 272 с. <URL:http://biblioclub.ru/index.php?page=book&id=233074>.
3	Жмакин, А.П. Архитектура ЭВМ : Учебное пособие по специальности "Математическое обеспечение и администрирование информационных систем" / А.П. Жмакин .— Санкт-Петербург : БХВ-Петербург, 2006. — 315 с. http://rucont.ru/efd/133680?children=0
4	https://lib.vsu.ru/ Электронная библиотека ЗНБ ВГУ

16. Перечень учебно-методического обеспечения для самостоятельной работы

№ п/п	Источник
1	Электронный учебный курс «Архитектура ЭВМ» https://edu.vsu.ru/course/view.php?id=3

№ п/п	Источник
2	Тесты для самопроверки для закрепления материала по каждому изученному разделу (теме) курса https://edu.vsu.ru/course/view.php?id=3
3	Программа эмулятора учебной ЭВМ https://edu.vsu.ru/mod/resource/view.php?id=3108

17. Образовательные технологии, используемые при реализации учебной дисциплины, включая дистанционные образовательные технологии (ДОТ), электронное обучение (ЭО), смешанное обучение):

Чтение лекций в аудитории, оборудованной мультимедийным проектором. Чтение лекций в режиме онлайн-видео-конференцсвязи. Программное обеспечение эмулятора учебной ЭВМ для проведения лабораторных занятий. Размещение всех учебных ресурсов дисциплины в электронном курсе в портале «Электронный университет ВГУ» <http://edu.vsu.ru>.

18. Материально-техническое обеспечение дисциплины:

Лекционная аудитория, оборудованная мультимедийным проектором. Компьютерные классы факультета для проведения лабораторных занятий. Программный эмулятор учебной ЭВМ для проведения лабораторных занятий. Образовательный портал «Электронный университет ВГУ» <https://edu.vsu.ru>.

19. Оценочные средства для проведения текущей и промежуточной аттестаций

Порядок оценки освоения обучающимися учебного материала определяется содержанием следующих разделов дисциплины:

№ п/п	Разделы дисциплины (модули)	Код компетенции	Код индикатора	Оценочные средства для текущей аттестации
1	Разделы 1-11	ОПК-1	ОПК-1.1	Средства для текущих аттестаций в форме тестов https://edu.vsu.ru/mod/quiz/view.php?id=40199 https://edu.vsu.ru/mod/quiz/view.php?id=60175 https://edu.vsu.ru/mod/quiz/view.php?id=21343
2	Разделы 12-18	ОПК-1	ОПК-1.2	Средства для текущих аттестаций в форме тестов https://edu.vsu.ru/mod/quiz/view.php?id=40199 https://edu.vsu.ru/mod/quiz/view.php?id=60175 https://edu.vsu.ru/mod/quiz/view.php?id=21343 Задачи по практике https://edu.vsu.ru/course/view.php?id=3#section-21
3	Раздел 19	ОПК-1	ОПК-1.3	Задачи по практике https://edu.vsu.ru/course/view.php?id=3#section-21

Промежуточная аттестация

Форма контроля - Экзамен

Оценочные средства для промежуточной аттестации

Экзаменационный тест по материалу всего курса <https://edu.vsu.ru/mod/quiz/view.php?id=61870>.

Оценочные средства размещены на образовательном портале в электронном курсе <https://edu.vsu.ru/course/view.php?id=3>

20 Типовые оценочные средства и методические материалы, определяющие процедуры оценивания

20.1 Текущий контроль успеваемости

Текущая аттестация проводится в соответствии с Положением о балльно-рейтинговой системе факультета компьютерных наук Воронежского государственного университета.

Текущая аттестация проводится в форме тестов по теоретической части курса, выполняемых в электронном виде в портале «Электронный университет ВГУ», и в форме решения практических задач по системе команд учебной ЭВМ и программированию на машиноориентированном языке, выполняемые в компьютерном классе (в лаборатории) факультета компьютерных наук в программном эмуляторе учебной ЭВМ.

Вопрос 1

Пока нет ответа

Балл: 1,00

В фон-неймановской ЭВМ данные и команды размещаются ...?

Выберите один или несколько ответов:

- Данные размещаются в оперативной памяти, а команды поступают из внешнего запоминающего устройства
- Данные размещаются в оперативной памяти, а команды в регистре команд процессора
- Команды размещаются в оперативной памяти, а данные хранятся в стеке
- И данные и команды размещаются в общей оперативной памяти
- Данные и команды размещаются раздельно, соответственно, в памяти данных и памяти команд
- Команды размещаются в оперативной памяти, а данные принимаются из портов внешних устройств

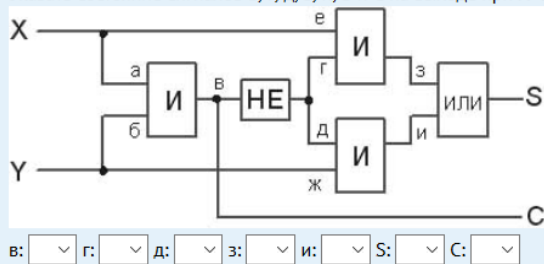
Промежуточная аттестация проводится в соответствии с Положением о промежуточной аттестации обучающихся по программам высшего образования и Положением о балльно-рейтинговой системе факультета компьютерных наук.

При оценивании используются количественные шкалы оценок.

Вопрос 1

Пока нет ответа
Балл: 7,00

Указать состояние сигналов в, г, д, з, и, S и C на выходе при X=1 и Y=0



Вопрос 1

Пока нет ответа
Балл: 1,00

Укажите правильную последовательность действий при реализации механизма прерываний

- Процессор выполняет команду возврат из прерывания
- Процессор переходит к выполнению программы обслуживания прерывания
- В регистр-счетчик команд пересылается содержимое первой ячейки вектора прерывания
- Внешнее устройство передает процессору адрес своего вектора прерывания
- В регистр состояния процессора пересылается содержимое второй ячейки вектора прерывания
- Процессор последовательно пересылает в стек содержимое своего регистра-счетчика команд и своего регистра состояния
- Процессор продолжает выполнение прерванной программы
- Содержимое вершины стека выталкивается и пересылается в регистр-счетчик команд процессора
- Процессор доводит выполнение текущей команды до конца
- Процессор получает от внешнего устройства сигнал требования прерывания
- Содержимое вершины стека выталкивается и пересылается в регистр состояния процессора
- Процессор посылает внешнему устройству сигнал предоставления прерывания

Не знаю

Вопрос 1

Пока нет ответа
Балл: 1,00

Восьмеричное представление шестнадцатиразрядного двоичного числа имеет вид 101234. Образуйте восьмеричное представление эквивалентного ему числа с противоположным знаком.

Ответ:

Вопрос 1

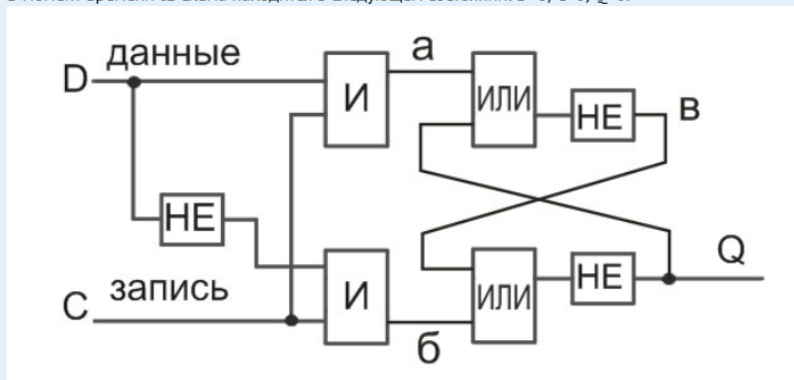
Пока нет ответа

Балл: 2,00

**Вопрос 1**

Пока нет ответа

Балл: 1,00

В момент времени t_1 схема находится в следующем состоянии: $D=0$, $C=0$, $Q=0$.В каком состоянии будет выход Q ? в момент t_2 , после того как вход C перейдет в состояние $\langle 1 \rangle$?Ответ: **Вопрос 1**

Пока нет ответа

Балл: 1,00

Если в выполняемой процессором команде не указан адрес следующей команды программы, то процессор выбирает эту команду -

Выберите один или несколько ответов:

- из ячейки памяти, адрес которой находится в регистре состояния процессора
- из ячейки памяти, адрес которой находится в регистре команд процессора
- из ячейки памяти, адрес которой находится в регистре-счетчике команд процессора
- из ячейки памяти, адрес которой находится на вершине стека
- из ячейки памяти, адрес которой находится в регистре-указателя стека
- из следующей по порядку ячейки памяти

20.2 Промежуточная аттестация

Промежуточная аттестация проводится в соответствии с Положением о промежуточной аттестации обучающихся по программам высшего образования и Положением о балльно-рейтинговой системе факультета компьютерных наук.

При оценивании используются количественные шкалы оценок.

Вы не можете добавить или удалить вопросы, потому что уже были попытки пройти этот тест. (Попыток: 88)

Вопросы: 38 | Этот тест закрыт

Максимальная оценка 100,00 Сохранить

Итоговый балл: 38,00

Распределить

Перемешать

Страница 1

1	Random (Фон-Неймановские принципы and sub-categories) (См. вопросы)	1,00
2	Random (Состояние выходов логических схем в полном сумматоре and sub-categories) (См. вопросы)	1,00
3	Укажите название блока А запоминающего устройства Укажите название блока А запомин...	1,00
4	Random (Триггер - переход t1 t2 and sub-categories) (См. вопросы)	1,00
5	Random (Какие из блоков ЦП выполняют указанную функцию and sub-categories) (См. вопросы)	1,00
6	Random (Содержимое регистров процессора and sub-categories) (См. вопросы)	1,00
7	Random (Счетчик команд и адрес след команды and sub-categories) (См. вопросы)	1,00
8	Random (Команда УП используется для and sub-categories) (См. вопросы)	1,00
9	Random (Ввод-вывод в режиме прерывания and sub-categories) (См. вопросы)	1,00
10	Random (Ввод-вывод в режиме прерывания and sub-categories) (См. вопросы)	1,00
11	Random (Ввод-вывод в режиме прерывания and sub-categories) (См. вопросы)	1,00
12	Random (Ввод-вывод в режиме прерывания (последоват. ... and sub-categories) (См. вопросы)	1,00
13	Random (Ввод-вывод по опросу готовности and sub-categories) (См. вопросы)	1,00
14	Random (Ввод-вывод по опросу готовности and sub-categories) (См. вопросы)	1,00
15	Random (Ввод-вывод сравнение режимов and sub-categories) (См. вопросы)	1,00
16	Random (Ввод-вывод сравнение режимов and sub-categories) (См. вопросы)	1,00
17	Random (Прямой доступ к памяти and sub-categories) (См. вопросы)	1,00
18	Random (Прямой доступ к памяти and sub-categories) (См. вопросы)	1,00
19	Random (RISC-архитектура and sub-categories) (См. вопросы)	1,00
20	Random (RISC-архитектура and sub-categories) (См. вопросы)	1,00
21	Random (Подпрограммы and sub-categories) (См. вопросы)	1,00
22	Random (Подпрограммы and sub-categories) (См. вопросы)	1,00
23	Random (Подпрограммы and sub-categories) (См. вопросы)	1,00
24	Random (Распараллеливание и конвейеризация and sub-categories) (См. вопросы)	1,00
25	Random (Распараллеливание и конвейеризация and sub-categories) (См. вопросы)	1,00
26	Random (Распараллеливание и конвейеризация and sub-categories) (См. вопросы)	1,00
27	Random (Распараллеливание и конвейеризация and sub-categories) (См. вопросы)	1,00
28	Random (Распараллеливание и конвейеризация and sub-categories) (См. вопросы)	1,00
29	Random (Перемещаемые команды and sub-categories) (См. вопросы)	1,00
30	Random (Способы адресации and sub-categories) (См. вопросы)	1,00
31	Random (Способы адресации and sub-categories) (См. вопросы)	1,00
32	Random (Стек and sub-categories) (См. вопросы)	1,00
33	Random (Кэш-память and sub-categories) (См. вопросы)	1,00
34	Random (Объем адресуемой памяти and sub-categories) (См. вопросы)	1,00
35	Random (Определение физической и виртуальной памяти and sub-categories) (См. вопросы)	1,00
36	Random (Укажите правильные названия указанных элементов and sub-categories) (См. вопросы)	1,00
37	Random (Управление памятью and sub-categories) (См. вопросы)	1,00
38	Цикл выполнения команд (упорядочивание) Используемые сокращения: СК - регистр счетч...	1,00